

Tratamento de Requisitos Não-Funcionais em Sistemas Embarcados de Tempo-Real Implementados com SoC em FPGA

Gian Ricardo Berkenbrock¹, Diogo Felipe Trentini², Marco Aurélio Wehrmeister³, Johnny Lopes da Silva⁴, Marcela Leite⁵

Palavras-chave: engenharia orientada a modelos, orientação a aspectos, sistemas embarcados, requisitos não-funcionais, FPGA, VHDL.

Um sistema embarcado pode ser definido como um sistema de processamento de informações que se encontra incorporado em um determinado sistema, sendo totalmente dedicado a este sistema e, desse modo, realizando diversas tarefas com requisitos específicos. Devido a atual evolução dos sistemas embarcados, a complexidade de vários aspectos de seu desenvolvimento acabou aumentando significativamente, como o número de funcionalidades incorporadas ao sistema e os diversos requisitos não-funcionais atrelados a este sistema. Essa complexidade é ainda mais severa em sistemas embarcados de tempo-real, que devem seguir requisitos rígidos quanto ao tempo de execução de suas tarefas. O projeto em questão foca no tratamento de diversos requisitos não-funcionais envolvidos no desenvolvimento de sistemas embarcados, utilizando estratégias como engenharia orientada a modelos e orientação a aspectos, em sistemas embarcados implementados especificamente em FPGAs (*Field-Programmable Gate Array*), *chips* capazes de serem reprogramados. O plano do projeto em questão foi dividido em duas etapas. A primeira etapa tratou do estudo dos conceitos envolvidos no projeto, pesquisas bibliográficas e busca de projetos IP (*Intellectual Property*) em repositórios para serem analisados quanto aos seus requisitos não-funcionais. A partir do resultado da pesquisa bibliográfica e análise dos projetos IP da etapa anterior, a segunda etapa tratou do entendimento da abordagem AMoDE-RT e suas ferramentas, além da implementação de algumas modificações nesta abordagem e criação de aspectos para o tratamento dos requisitos não-funcionais na linguagem VHDL (uma das linguagens utilizadas na configuração das placas FPGAs). O projeto terá continuidade, com a criação de mais aspectos e validação dos mesmos.

¹ Orientador, Professor do Departamento de Ciência da Computação – CCT-UDESC – dcc2grb@joinville.udesc.br.
² Acadêmico do Curso de Ciência da Computação – CCT-UDESC, bolsista de iniciação científica PROBIC/UDESC.
³ Professor Participante do Departamento Acadêmico de Informática – UTFPR.
⁴ Acadêmico do Curso de Ciência da Computação – CCT-UDESC, bolsista de iniciação científica PROBIC/UDESC.
⁵ Mestranda em Computação Aplicada – CCT-UDESC.